

Схемотехника современных РС

Ноябрь 1999
Сергей Яценко, ACE Laboratory

1. Введение

Схемотехнические решения со времен персональных компьютеров (PC) класса XT развивались в двух направлениях: увеличение быстродействия и удобства сборки компьютера. Эти критерии обязательно учитываются разработчиками компьютеров PC и узлов к ним.

Законодателем в области архитектуры персональных компьютеров по-прежнему остаются компании Intel и Microsoft, как основной производитель системного программного обеспечения.

Начиная с поколения процессоров Pentium, компания Intel взяла на себя разработку инфраструктуры всего системного блока в целом. В предшествующих поколениях PC внимание на разработку периферии Intel не концентрировала.

В данном обзоре архитектуры PC пойдет речь о двух семействах периферии, созданной компанией Intel для поддержки поколений процессоров Pentium и Pentium II.

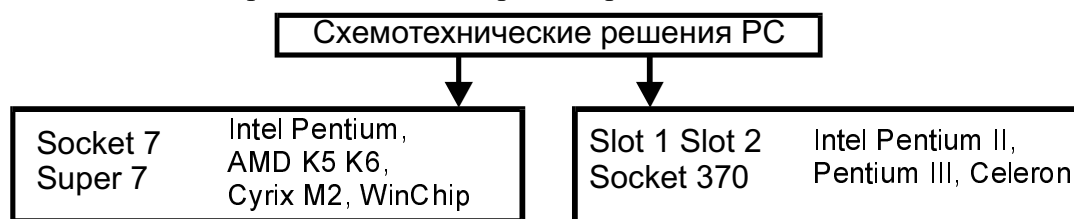


Рис. 1. Поколения процессоров Pentium и Pentium II.

2. Архитектура системной платы поколения Pentium.

Начнем обзор с компьютеров, оснащенных процессором поколения Pentium. По сравнению с предыдущими поколениями этот компьютер отличает ряд технических новшеств:

- тактовые частоты ядра процессора, начиная с 75МГц;
- тактовые частоты шины процессора, начиная с 50МГц;
- использование интерфейсов с синхронной передачей данных и управляющих сигналов;
- использование цифровой логики с меньшими логическими уровнями, позволяющей стабильно функционировать системе на частотах выше 30МГц;
- использование синхронной масштабируемой шины PCI;
- технология Plug & Play, позволяющая автоматически распределять разделенные ресурсы (порты, память, прерывания) и управлять функционированием устройств по единой схеме.

Все эти нововведения привели к необходимости изменить устоявшиеся принципы архитектуры PC для поколений 386-х и 486-х процессоров.

В первую очередь перечисленные нововведения повлекли за собой повышение степени интеграции компонентов системной платы и встраиваемых устройств. Это привело к тому, что потребовался новый принцип разделения системной платы на модули. Он должен быть удобным и положительно сказываться на быстродействии системы в целом.

Наиболее приемлемым вариантом является разделение компьютер на функциональные уровни с разной степенью интеграции (скорость, разрядность, синхронность/асинхронность)

и при этом сохранение совместимости с архитектурой предыдущих поколений (от AT до 486-х). В этом случае каждый из уровней обладает своими техническими особенностями, а между ними необходимо установить гибкую и быстродействующую связь. Задача состоит в том, чтобы совместить части, разные по своей сути.

Можно выделить три уровня архитектуры, которые необходимо объединить в пределах одной системной платы:

- **Быстрая.** Использование быстрых процессоров влечет за собой увеличение скорости оперативной памяти. Это привело к тому, что память и процессор объединены в один блок, имеющий соединение с остальными частями компьютера.
- **Гибкая.** Системная плата должна быть масштабируемой, чтобы была возможность подключения большого количества устройств с различной скоростью обмена данными.
- **Совместимая.** Необходима возможность подключения устройств, работающих по асинхронным принципам ISA, IDE, ROM BIOS, COM порты, LPT порты, FDD контроллер, контроллер клавиатуры и т. д.

Решением этой задачи стал уже разработанный к моменту появления процессора Pentium стандарт шины PCI. В этот стандарт были заложены так называемые мосты, выполняющие функции соединителей цифровых схем с различными характеристиками с синхронной шиной PCI, что позволяет объединить как синхронную, так и асинхронную передачу данных. Причем, эта шина не обладает выделенным направлением и соответственно «главным» соединителем, что позволяет на ее основе собирать многопроцессорные системы.

В стандарт PCI заложена технология Plug & Play. Ее основа – это пространство конфигурации. Каждое устройство содержит массив байтов. Все массивы устройств и образуют это пространство. Количество этих массивов ограничено числом устройств, которые установлены и места, в которые устройства могут быть установлены. Назначение одних строго определено спецификацией PCI, а остальные могут использоваться для специфических настроек.

Как удобно расположить соединители на системной плате и сколько их нужно? Все быстрые синхронные низковольтные логические устройства объединили в микросхему с названием *северный мост*, обеспечивающую работу процессора. С одной стороны микропроцессор и 2х уровневая память, с другой стороны PCI, к которой подсоединены другие соединители.

Все асинхронные соединители было удобно расположить в одну микросхему *южного моста*, хотя в первых системных платах поколения Pentium можно было встретить южный мост, состоящий из нескольких микросхем.

Таким образом набор микросхем или чип сет состоит из северного и южного моста. Эти названия используются в большом количестве компьютерной литературы.

Рассмотрим Intel чип сет, относящиеся к поколению Pentium: 430FX, 430VX, 430HX, 430TX.

На рисунке 2 показана типичная блок схема материнской платы на базе чип сета 430VX. (другие чип сет имеют незначительные отличия, которые сведены в таблицы 1 и 2)

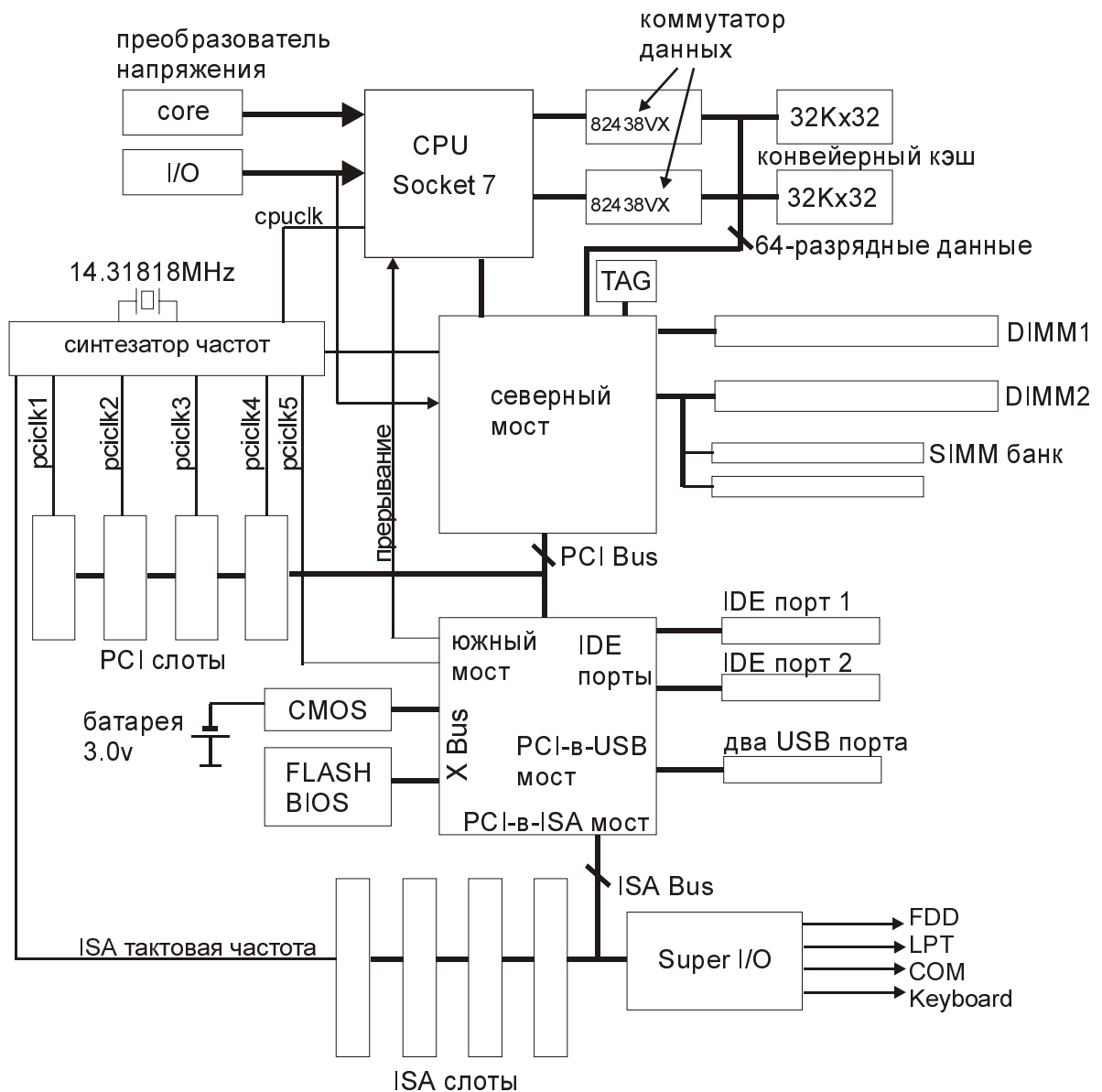


Рис. 2. Блок схема материнской платы на базе чип сетов поколения Pentium.

Преобразователь напряжения питания для низковольтной цифровой логики.

Впервые он появился на системных платах для 486-х процессоров с питанием 3.3v. Это связано с тем, что цифровая логика с напряжением питания от 5v не может стабильно работать на частотах выше 30 – 40МГц. В рассматриваемой системе установлено два преобразователя напряжения. "Core" преобразователь питает ядро процессора. "I/O" преобразователь питает систему ввода/вывода процессора и устройства подсоединенные к шине процессора: северный мост, КЭШ, память SDRAM. Необходимость в отдельном преобразователе для ядра процессора возникла при переходе на процессоры с тактовыми частотами ядра более 133МГц, что в свою очередь требует напряжение питания меньше 3.3V. Шина имеет значительно меньшую тактовую частоту, но большую чем 33МГц, поэтому шина питается от источника в 3.3V. Напряжение стабилизации источника "Core" должно быть регулируемое. Это необходимо для поддержки различных типов процессоров. Напряжение питания "I/O" может быть как фиксированным, так и регулируемым.

Есть три основных варианта построения регулируемого преобразователя напряжения.

1. **Линейный преобразователь напряжения с составным биполярным транзистором.** Его принципиальная схема показана на рисунке 3. Преобразователь выполнен с использованием микросхемы

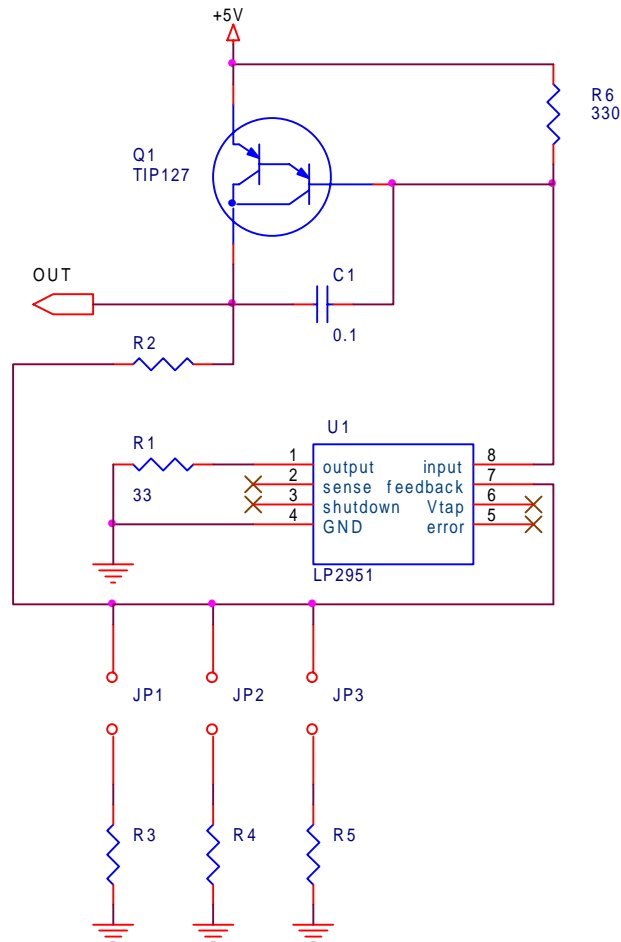


Рис. 3. Линейный преобразователь с составным биполярным транзистором.

низковольтного стабилизатора LP2951. Настройка напряжения производится сопротивлениями R2, R3, R4 и R5. Перемычками JP1 – JP3 можно подсоединять R3 – R5 и этим регулировать выходное напряжение. Недостаток этой конструкции состоит в том, что транзистор Q1 требует большого радиатора, так как рассеивает в тепло избыточное напряжение. Существуют системные платы, на которых установлен недостаточно большой радиатор, что приводит к перегреву и выходу из строя транзистора Q1. Измерять выходное напряжение можно на коллекторе транзистора Q1, вывод которого прикручен к радиатору винтом.

2. **Микросхема мощного стабилизатора.** Принципиальная схема показана на рисунке 4. В

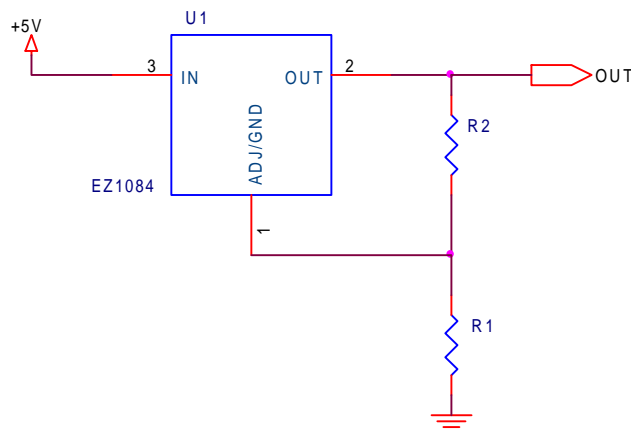


Рис. 4. Линейный преобразователь напряжения.

этом варианте преобразователя используется микросхема мощного линейного стабилизатора LZ1084 на 3.3V. с максимальным током 5A. (производитель SEMTETH) Перестройка выходного напряжения осуществляется изменением соотношения между резисторами R1 и R2. Недостаток этой схемы в том, что выходное напряжение нельзя перестраивать в широком диапазоне. Измерять выходное напряжение можно на радиаторе, к которому подсоединен вывод 2 микросхемы U1.

3. Импульсный преобразователь. Принципиальная схема импульсного преобразователя

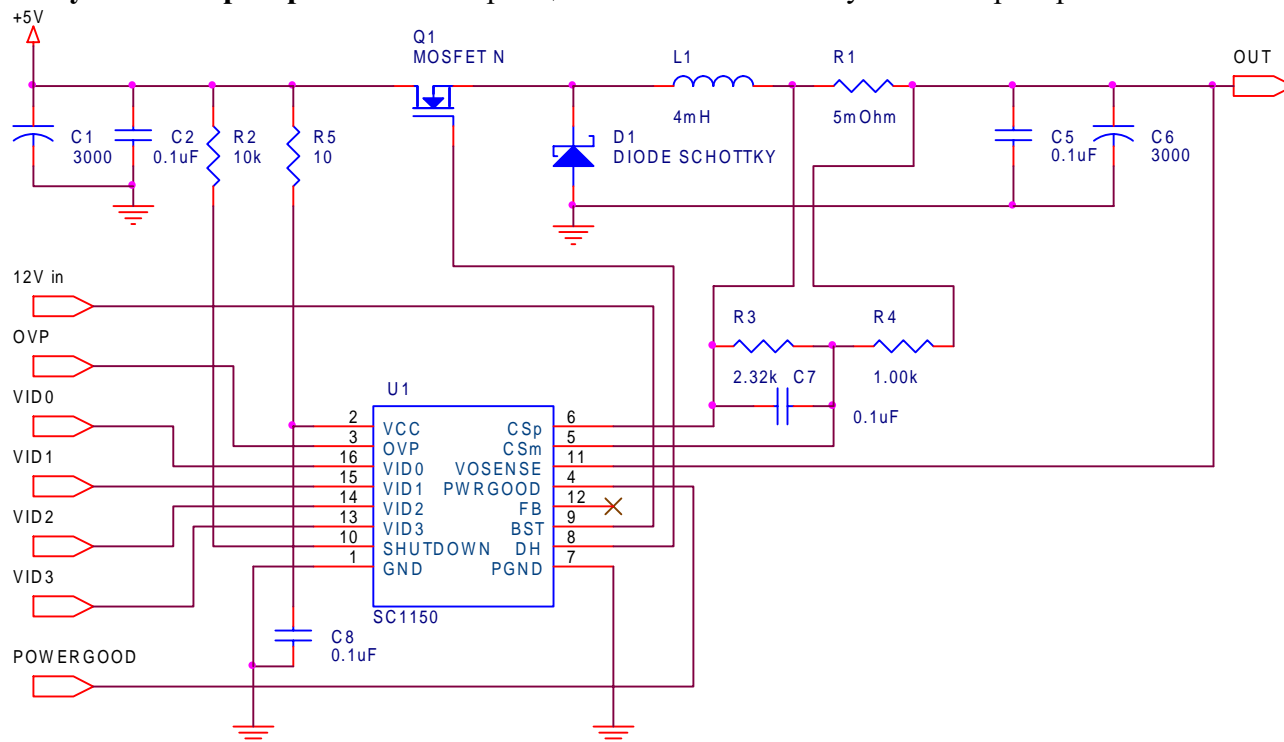


Рис. 5. Импульсный преобразователь напряжения.

показана на рисунке 5. Он состоит из микросхемы управления SC1150 (SEMTECH) и инвертора напряжения, собранного на элементах Q1, R1, D1, C6. Перестройка выходного напряжения осуществляется цифровым кодом на входах VID0 – VID3. Шаг перестройки 0.1V. Такой преобразователь обладает высоким КПД, что значительно уменьшает нагрев элементов Q1 и D1. Рабочая частота 200КГц. Недостатком является возможный выход из строя конденсатора C6 из-за превышения значения импульсных токов через него. Наиболее оптимально составить C6 из 3 конденсаторов по 1000мкф. В этом случае импульсные токи не будут нагревать эти конденсаторы. Нагрузочная способность такого преобразователя около 13A.

В некоторых системных платах встречаются: комбинации один преобразователь собран на биполярном транзисторе, а другой на микросхеме стабилизатора. Или в одну микросхему собран импульсный преобразователь и линейный стабилизатор с мощным полевым транзистором (RC5036, Raytheon).

Подробнее о преобразователях напряжения можно узнать у производителей, адреса которых приведены в конце текста.

Синтезатор частот.

Микросхема синтезатора тактовых частот (см. рис.2) синтезирует тактовые частоты всех шин системной платы от одного генератора и содержит элементы фазовой задержки некоторых тактовых сигналов (clock skew). Использование синтезатора позволяет гибко перенастраивать тактовые частоты системной платы и синхронизировать работу всех устройств. Первичная частота задается от кварцевого генератора с частотой 14.31818 МГц.

Все остальные частоты получаются путем деления или умножения первичной частоты. Коэффициенты умножения перестраиваются переключками на системной плате. Как видно, (рис. 2) на системной плате все сигналы тактовой частоты подводятся к каждому элементу отдельно. В таблицу 1 сведены основные тактовые сигналы, синтезируемые для работы системной платы. Диапазоны указаны для чип сета 430TX.

тактовый сигнал	диапазон перестройки частоты, МГц
шина процессора	50 – 83
SDRAM	50 – 83
шина PCI (CPU/2 или асинхронно)	25 – 41.5 (асинхронно 32)
шина USB	48
шина ISA	8, 14.318
FDD контроллер	24

Таблица 1. Основные тактовые сигналы Pentium.

Синтезатор частот необходим для обеспечения работы шин с синхронной передачей данных. Они обладают гораздо большей пропускной способностью, чем асинхронные шины. Поэтому все высокоскоростные узлы компьютера соединены синхронными шинами. К примеру, шина процессора, синхронная динамическая память (DIMM), шина PCI.

На рисунке 6 показана принципиальная временная диаграмма синхронной передачи данных. В асинхронной передаче данных управляющие сигналы поступают в произвольные моменты времени. В случае же синхронной передачи управляющие сигналы привязаны к тактовому сигналу. На диаграмме показана привязка к спадам тактового сигнала. Информация по шине передается пакетами. Пакет содержит адрес получателя, команду и одну или более посылок данных. Каждое устройство, подсоединенное к шине и включенное на прием, распознает адрес пакета. Когда устройство идентифицирует передаваемый по шине пакет, оно отвечает сигналом подтверждения приема и начинает обработку протокола шины в зависимости от поступившей команды. Одна передача данных производится за один такт. На диаграмме заштрихованной областью показано время переключения состояний сигналов. Запись состояния сигналов в регистры устройств происходит по фронту тактового сигнала. Если передатчик пакета или приемник по каким-то причинам не успевает передавать или принимать данные (например, время доступа к памяти больше времени между двумя соседними передачами данных) то в пакет вставляются такты задержки. Такты задержки могут вставляться в цикл, как приемник, так и передатчик данных. Обычно принято изображать пакет в виде шаблона «3-1-1», где цифры означают, сколько тактов передаются одно слово данных. Разрядность слова определяется разрядностью шины. Первое слово данных передается за 3 такта, а остальные 3 слова, передаются за один такт каждое. Количество цифр в шаблоне зависит от длины пакета. Количество данных передаваемых в одном пакете зависит от длины пакета и разрядности слова. Зная частоту шины, ее разрядность и шаблон цикла можно определить, сколько данных, и за какое время будет по этой шине передано. Управляющие сигналы и сигналы данных передаются с задержкой, поэтому используется задержанное тактирование. Наглядно это можно представить изменением хода времени в приемнике и передатчике. Часы приемника «отстают» от часов передатчика. Например, шина PCI имеет 4 слота. Сигналы управления и данных к разным слотам приходят в разное время. Чтобы не было ошибок в работе, тактовые сигналы задерживаются от слота к слоту. Таким образом, устраняется влияние задержки сигналов.

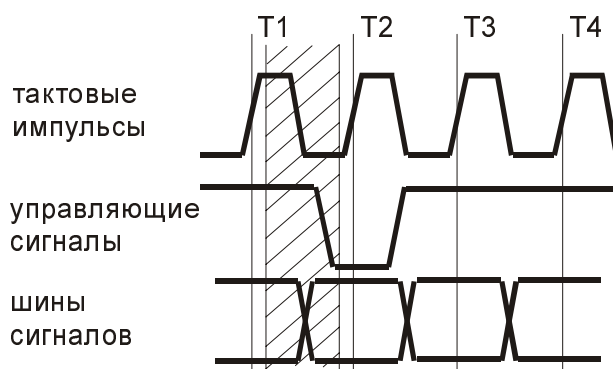


Рис. 6. Принцип работы синхронного обмена данных.

Для чип сета разрабатывается своя микросхема синтезатора частот. Это связано с топологией печатной платы и количеством устройств подсоединенных к шинам с синхронной передачей данных.

Подробнее о микросхемах синтезаторов частоты можно узнать у производителей, адреса которых приведены в конце текста.

Северный мост.

Как видно из структурной схемы (рис. 2) северный мост обеспечивает соединение шины процессора с шиной PCI. Так же в этом функциональном блоке находится контроллер КЭШ памяти и контроллер оперативной памяти.

параметр	430FX	430HX	430VX	430TX
частота шины процессора, МГц.	50-66	50-66	50-75	50-83
тип и размер КЭШ памяти, Кб	обычный или конвейерный, 256	конвейерный, 512	конвейерный, 512	конвейерный, 512
область кэширования, Мб.	64	512	64	64
мультиплексор данных	внешний	встроенный	внешний	встроенный
максимальный размер оперативной памяти, Мб.	128	256	128	256
поддерживаемые типы динамической памяти	FastPage, EDO DRAM	FastPage, EDO DRAM, SDRAM	FastPage, EDO DRAM, SDRAM	FastPage, EDO DRAM, SDRAM
число банков памяти	2	4	2	2
цикл FastPage	7-3-3-3	6-3-3-3	6-3-3-3	6-3-3-3
цикл EDO	7-2-2-2	5-2-2-2	6-2-2-2	5-2-2-2
цикл SDRAM	-	-	7-1-1-1	6-1-1-1
версия PCI	2.0	2.1	2.1	2.1
поддержка четности памяти	нет	есть	нет	нет

Таблица 2. Различия параметров северного моста семейства Pentium.

Название чип сета берется от названия северного моста, видимо потому, что все свойства компьютера определяются именно им. Во всех рассматриваемых чип сетах функциональный блок северного моста выполнен в виде одной микросхемы в корпусе QFP для 430FX, 430VX и в корпусе BGA для 430HX и 430TX. В таблице 2 приведены различия между этими микросхемами.

Цифровую логику в этом мосте можно разделить на 3 функциональные части:

1. Конвейерная КЭШ второго уровня. (L2 CACHE)

КЭШ(cache/запас) – это буферное статическое ОЗУ между процессором и памятью. Оно выравнивает быстродействие оперативной памяти и процессора. Это достигается за счет упреждающего чтения памяти (считывается больше чем запрашивает процессор) и накоплении данных перед записью (откладывание записи или “write back”), что позволяет сделать число циклов обращения к основной памяти меньшим, а длину пакета при каждом обращении большей.

Оперативная память разделяется на блоки, с которыми и работает КЭШ. Признаки блоков (свободен, занят, помечен для дозаписи и т.д.) хранятся в отдельной микросхеме ОЗУ признаков блоков “TAG” (см. рис. 2) В семействе Pentium применяется 4х связанная схема кэширования. Она позволяет 4 блокам КЭШ памяти буферизацию нескольких блоков ОЗУ. Схема кэширования и максимальный размер кэшируемой оперативной памяти определяется контроллером КЭШ (см. табл. 2) КЭШ расположенная в процессоре, так называемая КЭШ первого уровня (L1 cache)работает немного по другим принципам.

Время выборки КЭШ меньше, чем период тактового сигнала шины процессора. Объем КЭШ значительно меньше, чем объем ОЗУ. В случае переполнения КЭШ памяти из нее вытесняется наименее используемая страница.

Микросхемы конвейерной КЭШ имеют синхронный интерфейс, позволяющий осуществить пакетный доступ к расположенному в микросхеме ОЗУ. Во всех рассматриваемых чип сетах цикл доступа к КЭШ памяти имеет шаблон 3-1-1-1. К примеру, на частоте 66МГц шины процессора за один цикл будет доступно 32 байта КЭШ памяти за время 60нс.

2. Контроллер памяти.

Чтобы подключить оперативную память непосредственно к шине процессора в северный мост встроен контроллер памяти. Он обеспечивает подключение нескольких типов динамической памяти: FastPage, EDO DRAM, SDRAM. Различаются они организацией цикла доступа. Микросхемы FastPage (быстрый страничный обмен) и EDO DRAM (расширенное время удержания данных) соединяются с контроллером памяти по средствам асинхронного интерфейса. SDRAM подсоединена при помощи синхронного интерфейса. Это позволяет более гибко управлять различными временами задержки.

В таблице 2 указано число банков памяти, которые поддерживает чип сет. На многих материнских платах банк для SIMM включен параллельно банку DIMM (см. рис. 2) Такое включение приводит к тому, что нельзя заполнить эти банки памятью одновременно.

3. Шина PCI.

В семействе Pentium используется 32х разрядная версия шины PCI с логическими уровнями 5V. Соединитель процессор-в-PCI обеспечивает связь функционального блока процессор-память со всеми остальными компонентами компьютера.

Изменение конфигурационных регистров северного моста, производимая из пунктов меню утилиты настроек BIOS “CHIPSET FEATURES SETUP” и “PNP/PCI CONFIGURATION”.

Южный мост.

Функциональный блок южного моста содержит в себе все соединители асинхронных устройств с синхронной шиной PCI. Устройства с асинхронной передачей данных подсоединены к IDE (жесткие диски, CD-ROM и т.д.), ISA (микросхема “Super IO”, звуковая карта и т.д.) и X-Bus (микросхемы BIOS и CMOS).

В таблице 3 приведены различия южных мостов семейства Pentium.

параметр	430FX	430HX, 430VX	430TX
маркировка микросхемы моста	SB82371FB	SB82371SB	SB82371AB
IDE	ATA-3	ATA-3	UDMA-33
USB	нет	есть	есть
CMOS	внешний	внешний	встроен

Таблица 3. Сравнительные параметры южного моста.

1. Контроллер прерываний.

Контроллер прерываний расположен в южном мосте, и выводы прерывания непосредственно подсоединены к процессору. Функционально он не изменился по сравнению с I8259 за исключением добавленной гибкой системы распределения прерываний, предусмотренной технологией Plug & Play.

2. Каналы IDE.

Южный мост содержит два канала IDE (Primary и Secondary)

UDMA-33 – это дополнительный DMA контроллер установленный в южном мосте, обеспечивающий прямую передачу данных между жестким диском и оперативной памятью. Этот режим будет работать если его поддерживает жесткий диск и операционная система работает с ним через драйвер UDMA.

3. Микросхема “Super I/O”.

Микросхема “Super I/O” содержит порт принтера(LPT), контроллер дисководов, COM порты и иногда порт клавиатуры. Как показано на рисунке 2, эта микросхема подсоединена как ISA устройство. Обычно к ней подсоединена микросхема преобразователя уровней TTL в уровни COM порта стандарта RS232. При выходе из строя COM порта необходимо в первую очередь проверить микросхему преобразователя уровней.

Если микросхема “Super I/O” не содержит порт клавиатуры и в ней какая-либо неисправность, то ее можно отпаять из системной платы и установить мультикарту в слот ISA.

4. USB

USB (универсальная последовательная шина) предназначена для подсоединения большого количества низкоскоростных внешних устройств. Пиковая пропускная способность 12мегабит/сек. Шина имеет протокол и топологию аналогичную сетям Ethernet. Южный мост обеспечивает два канала USB. USB устройства соединены 3х проводным кабелем с волновым сопротивлением 90 Ом.

Спецификацию шины USB можно найти в сети Internet по адресу <http://www.usb.org>

5. Память установок и часы реального времени (CMOS).

Память и часы реального времени необходимы для сохранения установок системной платы и отсчета времени, когда питание компьютера отключено. Они питаются от литиевой батареи с напряжением 3 вольта. Батарея не подзаряжаемая, и по истечению заряда нуждается в замене. Есть случай, когда недостаточное напряжение на батарее приводит к полной неисправности материнской платы “Zida 5STX”. Уменьшение напряжения до 2.8v приводит к тому, что компьютер перезагружается при чтении CMOS памяти операционной

системой. В этом можно убедиться, установив PC-POWER PRO и запустив тест материнской платы. На тесте CMOS компьютер либо повиснет, либо перезагрузится. Замена батареи на исправную устраняет неисправность.

6. Перезаписываемая микросхема BIOS.

В ней содержится программа первоначальной инициализации и таблицы подсоединенных к компьютеру устройств. Раньше для хранения этой программы применялось ПЗУ с ультрафиолетовым стиранием. Такое ПЗУ нельзя было перепрограммировать непосредственно в системной плате. Но появление технологии Plug & Play потребовало необходимости хранения таблиц подключенных устройств в микросхеме BIOS. Так же появилась необходимость изменять версии программы BIOS потому, что она становилась все более сложной. Следовательно, микросхему BIOS нужно было сделать перепрограммируемой непосредственно в системной плате. Для этого используются микросхемы FLASH EEPROM памяти.

BIOS программа компании Award содержится в микросхеме в виде архива в формате LZH. При запуске компьютера, блок загрузки разархивирует BIOS программу в оперативную память.

В системных платах поколения Pentium используются FLASH EEPROM емкостью 1 мегабит и напряжением программирования 5 или 12 вольт.

FLASH EEPROM очень часто выходит из строя по причине возможной несанкционированной записи в нее некорректных данных какой-либо вирусной программой.

Internet адреса производителей BIOS программ приведены в конце текста.

3. Архитектура системной платы поколения Pentium II

Изменения архитектуры систем на основе Pentium II включает в себя:

- поддержку нескольких процессоров на системной плате.
- скорости PCI шины стало недостаточно для графических адаптеров, поэтому появилась модификация PCI шины – AGP (ускоренный графический порт)

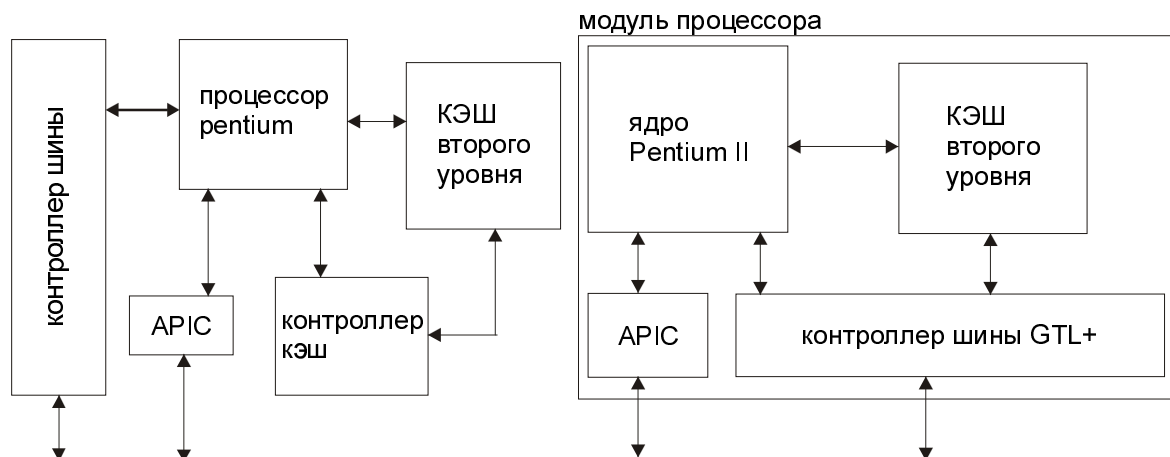


Рис. 8. Сравнение архитектур процессоров Pentium и Pentium II.

Модуль процессора.

Идея и конструкция процессора Pentium II взята от процессора Pentium PRO. Сравнение архитектур процессоров Pentium и Pentium II приведено на рисунке 8. Процессор Pentium II выполнен в виде модуля, содержащего ядро процессора, систему КЭШ памяти второго уровня вместе с контроллером и контроллер прерываний (APIC). Модуль соединен с системной платой по средствам шины GTL+. Соединение конструктивно оформлено в виде

разъема "Slot 1", или "Socket 370". КЭШ второго уровня работает на частоте шины процессора.

Существует две модификации процессора: Pentium II и Celeron. Они различаются КЭШ памятью и спецификацией процессорной шины GTL+. Celeron содержит встроенный в кристалл КЭШ второго уровня размером 128 килобайт, работающую на частоте ядра процессора. Спецификация GTL+ для Celeron называется AGTL и содержит незначительные конструктивные упрощения.

Чип сеты для Pentium II и Celeron.

Рассмотрим Intel чип сеты, относящиеся к поколению Pentium II: 440LX, 440EX, 440BX, 440ZX, I810. На рисунке 7 показана блок схема системной платы на основе чип сета 440LX.

Тактовая частота шины процессора и напряжение питания определяются автоматически.

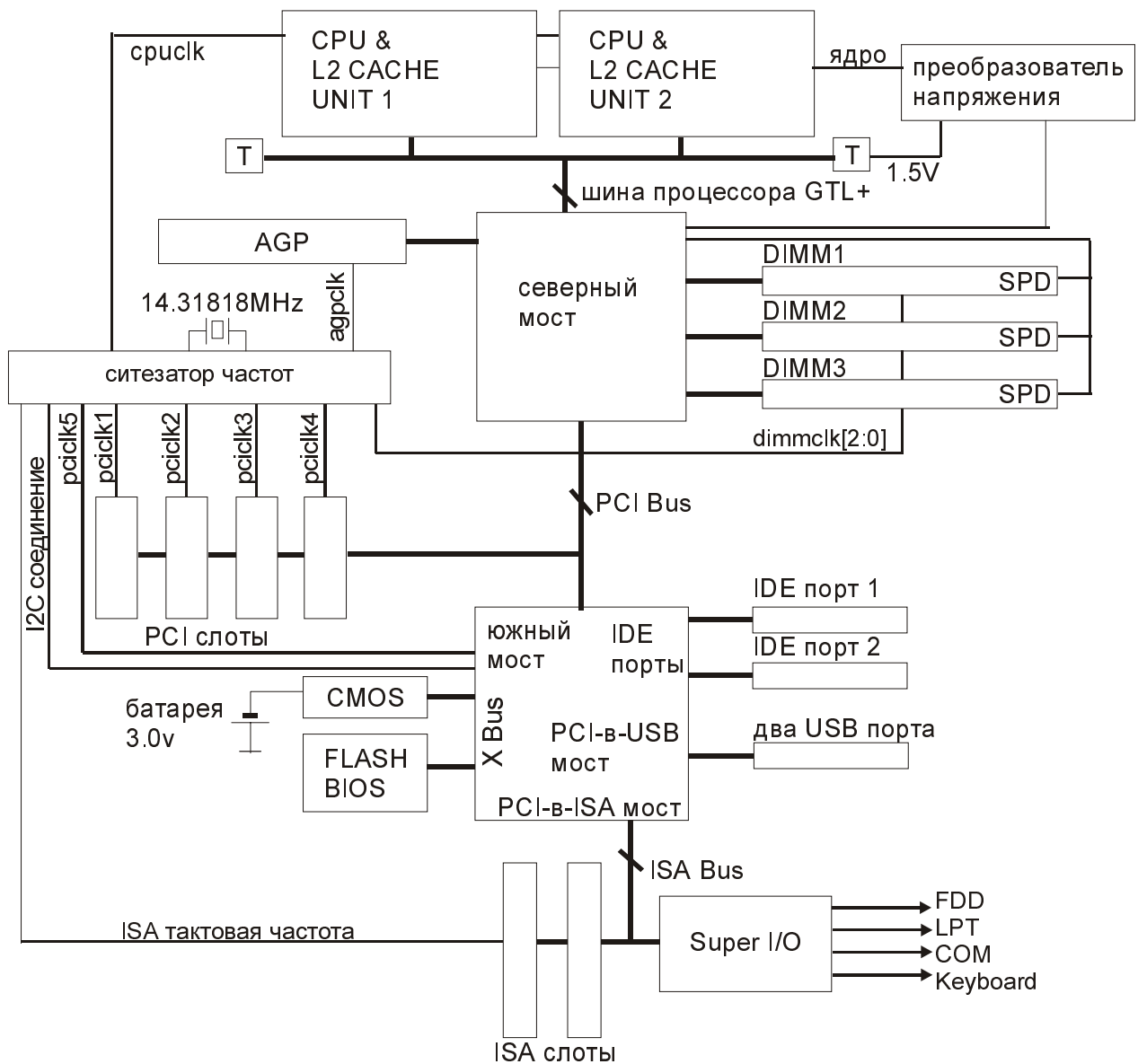


Рис. 7. Блок схема материнской платы на базе чип сетов поколения Pentium II.

Преобразователь напряжения.

Системные платы семейства Pentium II работают с ATX блоком питания, который помимо обычных напряжений дает напряжение 3.3V и +5V для питания системной платы в режиме “standby”. Обычно на системной плате 3 преобразователя напряжения.

1. Питание ядра процессора. Используется импульсный преобразователь. Диапазон настройки 2.5V – 1.8V с шагом 0.1V.

2. Питание шины GTL+. Используется либо импульсный, либо линейный преобразователи. Напряжение 2.5V

3. Питание нагрузочных резисторов GTL+. Используется линейный преобразователь. Напряжение 1.5V.

Синтезатор частот.

Производители стремятся сделать системную плату полностью программно конфигурируемую. Поэтому в микросхему синтезатора частот добавлены управляющие регистры, которые программируются по последовательному порту стандарта I2C. С помощью этих регистров задается тактовая частота процессора, соотношения между частотами синхронных шин(GTL+/AGP/PCI) и возможно отключение неиспользуемых тактовых сигналов.

тактовый сигнал	частота, МГц
шина процессора	66 – 100
SDRAM	66 – 100
AGP	66
PCI	33
USB	48
ISA	8, 14.318

Таблица 4. Основные тактовые сигналы Pentium II.

Для энергосбережения были добавлены режимы уменьшения тактовой частоты в случае введения компьютера в энергосберегающий режим. Как и в Pentium архитектуре микросхема генератора изготавливается специально для чип сета. Подробнее о микросхемах синтезаторов частоты можно узнать у производителей, адреса которых приведены в конце текста.

Северный мост.

В связи с переносом КЭШ памяти второго уровня на модуль процессора северный мост был освобожден от КЭШ контроллера. Сравнение характеристик северных мостов приведено в таблице 5. Как видно из структурной схемы на рис. 7 северный мост обеспечивает соединения между шинами GTL+, PCI и AGP. Как и в семействе Pentium содержит в себе контроллер оперативной памяти. Обратим внимание на особенности GTL+, контроллера памяти, AGP и PCI.

1. Многопроцессорная шина GTL+

Позволяет соединить между собой до 4х процессоров. На рис. 7 приведен пример системной платы с двумя процессорами. Микросхемы, подсоединенные к GTL+, имеют выводы типа «открытый сток», поэтому они подтянуты резисторами к источнику питания 1.5V. Так же эти резисторы выполняют функции согласованной нагрузки. На рисунке они обозначены буквой “Т”. В случае использования двухпроцессорной системной платы с одним процессором в свободный Slot 1 устанавливается заглушка.

2. Контроллер памяти

В контроллер памяти добавлена функция определения параметров DIMM модуля. Это возможно благодаря микросхеме ПЗУ, расположенной на DIMM модуле и имеющей

последовательный интерфейс. При инициализации компьютера из ПЗУ считываются параметры модулей, и по этим параметрам настраивается контроллер памяти.

параметр	440LX	440EX	440BX	440ZX	I810
частота шины процессора	66	66	66, 100	66, 100	66, 100
количество процессоров	2	1	2	1	1
максимальный размер оперативной памяти, Мб.	1000 EDO и 512 SDRAM	256 EDO и 256 SDRAM	512 или 1000, pc100 SDRAM	256, pc100 SDRAM	512, pc100 SDRAM
AGP, частота, МГц., количество передач данных за такт.	есть, 66, x2	есть, 66, x2	есть, 66, x4	есть, 66, x4	графический адаптер интегрирован
версия PCI, лог. уровни.	2.1, 5V	2.1, 5V	2.1 3.3V & 5V	2.1 3.3V & 5V	2.2

Таблица 5. Различия параметров северного моста семейства Pentium.

3. AGP

Порт AGP основан на спецификации PCI 66. К стандартным линиям PCI добавлено еще 17 линий. Порт создан для увеличения скорости обмена между оперативной памятью и видео картой. Система определяет AGP как вторую PCI шину. Устройство AGP конфигурируется, так же как и PCI устройство. Тактовая частота AGP 66МГц. Через AGP разъем проведен USB канал для управления настройками монитора.

Из-за специфичности работы видео платы можно внести определенные осложнения в интерфейс ее соединения с функциональным блоком процессор/память. К надстройкам над PCI относятся:

- конвейерная передача данных с большой глубиной конвейера;
- не мультиплексированная адресация благодаря отдельным линиям адреса/команды (SBA[7:0]);
- операции передачи данных с различным приоритетом;
- передача от 1 двойного слова (DWORD) до 4 за один такт порта.

Физически 32 линии данных в AGP, но минимальная посылка данных 8 байт. Поэтому AGP считают 64 разрядным.

Для поддержки AGP в контроллер памяти внесены дополнительные функции для получения «скрытого» обмена данными между видео картой и оперативной памятью.

4. PCI

В чип сете i810 реализована версия PCI 2.2. Она имеет незначительные отличия от версии 2.1 касающиеся управления питанием подключенных к шине устройств.

Южный мост.

Функционально южный мост не изменился по сравнению с архитектурой Pentium. Отдельно обратим внимание на чип сет I810. У него отсутствует соединитель PCI-в-ISA. Это связано с тем, что невозможно написать универсальное программное обеспечение конфигурации для устройств ISA. Поэтому в дальнейшем решили отказаться от этого стандарта, хотя возможность подсоединения внешней микросхемы моста PCI-в-ISA к чип

сету I810 еще осталась. Эта возможность заключается в учете чип сетом адресного пространства ISA устройств.

4. Дальнейшее развитие схемотехники PC.

Как видно на примере чип сета i810 PCI-в-ISA мост полностью исключается из схемотехники PC. Вместе с ним заменяются и многие решения, которые сохранились еще от 286 и 386 компьютеров. Возможно, из базового блока будут исключены все асинхронные компоненты.

Конструкция соединителя центрального процессора и периферии определяется свойствами процессора. Это видно на примере описанных семейств Pentium и Pentium II. Следовательно, изменения идеологии процессора повлечет за собой изменения и соединителя (северного моста).

5. Internet ссылки

Эта статья основана на технических описаниях фирмы Intel

Intel <http://www.intel.ru>

Адреса производителей преобразователей напряжения:

Fairchild semiconductor <http://www.fairchildsemi.com>

Raytheon <http://www.raytheon.com>

Semtech <http://www.semtech.com>

Micrel <http://www.micrel.com>

Адреса производителей синтезаторов частоты:

PhaseLink <http://www.phaselink.com>

ICWORKS <http://www.icworks.com>

ICS <http://www.icst.com>

Адреса производителей альтернативных Pentium и Pentium II чип сетов:

VIA Tech. <http://www.via.com.tw>

SiS <http://www.sis.com.tw>

ALI <http://www.ali.com.tw>

AMD <http://www.amd.com>

Адреса производителей BIOS программ:

Award <http://www.award.com>

AMI (American Megatrends, Inc) <http://megatrends.com>

MR. (Microid Research, Inc.) <http://www.mrbios.com>

Phoenix (Phoenix Technologies, Ltd.) <http://www.ptltd.com>